

АНАЛІЗ МОЖЛИВОСТІ ВИКОРИСТАННЯ НЕЙРОННИХ МЕРЕЖ ДЛЯ ПІДВИЩЕННЯ ЕНЕРГОЕФЕКТИВНОСТІ СИСТЕМ НА БАЗІ ПЛІС

Яблоков І. І.¹, ivan.yablokov@donntu.edu.ua;

Гільгурт С. Я.¹, д.т.н., с.н.с., serhii.hilgurt@donntu.edu.ua

¹ Державний вищий навчальний заклад

«Донецький національний технічний університет», Луцьк, Україна

З постійним розвитком сучасних технологій обчислювальні системи на програмованих логічних інтегральних схемах (ПЛІС) типу Field-Programmable Gate Array (FPGA) стають все більш поширеними [1]. Завдяки високій гнучкості та продуктивності програмована логіка все частіше застосовується для вирішення складних в обчислювальному сенсі задач. Ще однією перевагою ПЛІС є більш висока енергоефективність порівняно з традиційними процесорами та графічними прискорювачами для широкого кола задач, як показано на рис. 1 [2].

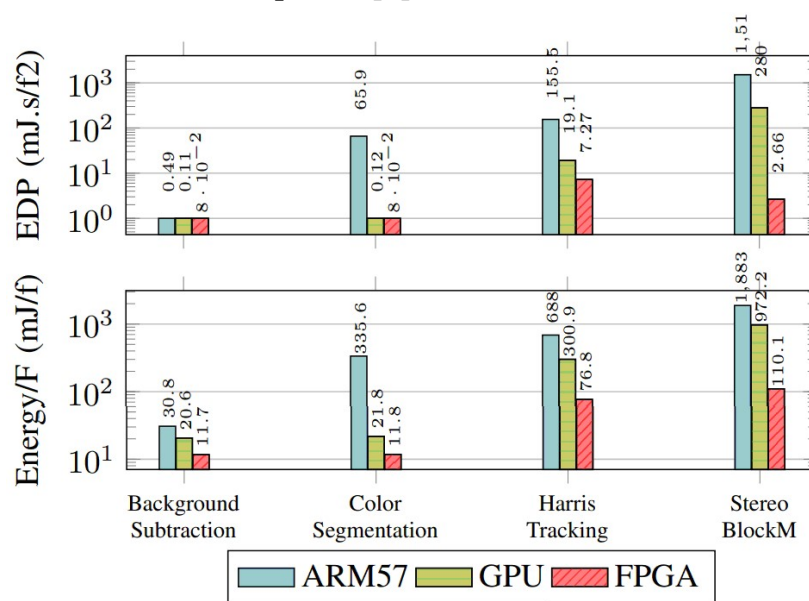


Рисунок 1. Порівняння енергоспоживання послідовних процесорів, графічних прискорювачів та ПЛІС

Але зростання складності обчислювальних задач, які доводиться вирішувати в різних галузях вимагає ще більшого підвищення енергоефективності. Для оптимізації ПЛІС з точки зору покращення цього показника можливо спробувати викорис-

тати нейронну мережу для пошуку неявних рішень. Адже нейронна мережа зможе знайти велику кількість неявних рішень, про які людина навіть не могла й подумати. Хоча нейронні мережі можуть генерувати помилкові рішення, але при навчанні з кожною ітерацією правильних рішень може ставати більше.

Метою цього дослідження є аналіз можливостей використання штучних нейронних мереж (ШНМ) для покращення енергоефективності проєк-

тів, створених на ПЛІС. Для досягнення цієї мети необхідно, по-перше, розглянути існуючі методи створення обчислювальних систем на ПЛІС, по-друге, проаналізувати існуючі методи оптимізації таких систем.

Існує декілька підходів щодо розробки складних високопродуктивних пристроїв на базі програмованої логіки:

- high-level synthesis;
- intellectual property cores (ІР-ядра);
- спеціалізовані бібліотеки;
- ручна реалізація.

High-Level Synthesis (HLS) — це підхід, при якому програми розробляються на високому рівні абстракції, що дозволяє автоматично генерувати апаратну реалізацію для ПЛІС [3]. Завдяки цьому значно спрощується перехід від програмного коду до апаратної реалізації.

ІР-ядра — спеціалізовані модулі від виробників ПЛІС, призначені для реалізації певного алгоритму чи обчислювальної задачі [4]. ІР-ядро зазвичай виконує функцію окремого компонента більш складного пристрою чи системи. Більшість таких ядер розробляється з використанням мов опису обладнання (Hardware Description Language — HDL). Розроблена у 1983 році мова VHDL була створена на замовлення Міністерства оборони США для текстового опису логічних схем. Також використовуються такі мови, як Verilog та AHDL. Ці мови є базовими для розробки сучасних обчислювальних систем.

Спеціалізовані бібліотеки розробляються для реалізації на ПЛІС конкретних завдань, наприклад, для обробки зображень [5].

При ручному проектуванні всі компоненти системи створюються розробником в середовищі якогось пакету САПР. Розробка великих та складних проєктів при такому підході забирає неприйнятно багато часу.

Під час проектування та експлуатації систем на ПЛІС використовуються наступні методи зменшення енергоживлення [6].

1. *Використання низької потужності.* Розробка спеціальних логічних елементів та блоків з низькою потужністю є одним із способів зниження енергоспоживання. Низькопотужні логічні елементи можуть працювати в режимі зменшеного енергоспоживання, що дозволяє знижувати витрати енергії.

2. *Динамічне керування напругою живлення.* Реалізація механізмів динамічного керування напругою живлення дозволяє знижувати її рівень під час неактивних періодів роботи, коли частина системи не використовується. Такий підхід дозволяє зберігати енергію, забезпечуючи оптимальне енергоспоживання.

3. *Керування частотою роботи.* Адаптація частоти роботи до поточних обчислювальних завдань допомагає знижувати витрати енергії. Наприклад, підвищення частоти роботи для більш складних завдань і зниження її для менш вимогливих може забезпечити ефективне споживання енергії.

4. *Керування напругою порогу.* Зменшення напруги порогу логічних елементів дозволяє знизити споживання енергії. Такий підхід є ефективним, оскільки споживання енергії прямо залежить від напруги порогу.

5. *Модульне проектування.* Розділення обчислювальних блоків на модулі дозволяє використовувати енергію тільки там, де вона необхідна. Коли певний блок не використовується, його можна вимкнути або перевести в сплячий режим, що дозволяє економити електроенергію.

Серед існуючих методів доцільним буде використання ШНМ для динамічного керування напругою та частотою роботи ПЛІС. Так, наприклад, постійна висока частота роботи не потрібна, адже бувають періоди простою, чи зменшення навантаження при тривалій роботі.

Подальша робота полягатиме в дослідженні можливості застосування ШНМ для динамічного керування напругою та частотою роботи ПЛІС.

У ході цього дослідження було розглянуто методи створення обчислювальних систем на ПЛІС, та методи покращення енергоефективності обчислювальних систем. Режими динамічного керування напругою та частотою роботи ПЛІС виділені як такі, що їх оптимізацію доречно здійснювати з використанням штучних нейронних мереж.

Література

1. Лахно В.А., Гусев Б.С., Смолій В.В., Місюра М.Д., Касаткін Д.Ю. (2019) «Технології проектування комп'ютерних систем».
2. Murad Qasaimeh, Kristof Denolf, Jack Lo, Kees Vissers, Joseph Zambreno, and Phillip H. Jones «Comparing Energy Efficiency of CPU, GPU and FPGA Implementations for Vision Kernels».
3. Michael Fingeroff (2010) «High-Level Synthesis Blue Book».
4. Rahul Awati, Intellectual property core (IP core) URL: <https://www.tech-target.com/whatis/definition/IP-core-intellectual-property-core>.
5. Flo Choong, Faisal Mohd-Yasin, M. S. SULAIMAN, Mamun Bin Ibne Reaz (2004) «VHDL Modeling of an Artificial Neural Network for Classification of Power Quality Disturbance».
6. Mattia Tibaldi and Christian Pilato, «A Survey of FPGA Optimization Methods for Data Center Energy Efficiency».

Анотація

Дослідження присвячено огляду методів реалізації обчислювальних систем на ПЛІС та методам зниження енергоспоживання такими системами з метою покращення їх енергоефективності за допомогою штучних нейронних мереж.

Ключові слова: ПЛІС, енергоефективність, ШНМ.

Abstract

The research is devoted to the review of methods of implementation of FPGA-based computer systems and methods of reducing energy consumption by such systems with the aim of improving their energy efficiency with the help of artificial neural networks.

Keywords: FPGA, energy efficiency, ANN.