

МОДЕЛЮВАННЯ ТА АПАРАТНА РЕАЛІЗАЦІЯ КЕРОВАНОГО ГЕНЕРАТОРА ГАРМОНІЙНОГО СИГНАЛУ НА ПЛІС

Гуляєва О.М., к. пед. н., доцент, mishap635@gmail.com;

Марченко В.В., студент,

Буц Р.П., студент,

Присяжненко О.С., студент,

Дніпровський державний технічний університет, м. Кам'янське

Вступ

Сучасний підхід у створенні складних вбудованих радіоелектронних пристроїв передбачає апаратну реалізацію великої кількості базових каскадів у єдиній мікросхемі. В роботі розглянуто побудову одного важливого каскаду в системах зв'язку – керованого генератора сигналу на програмованій логічній інтегральній схемі (ПЛІС) сімейства Spartan 6. Метою роботи є створення повного циклу проектування керованого генератора гармонійного сигналу (КГГС), на основі ПЛІС.

Постановка задачі

На сучасному ринку представлено велику кількість генераторів сигналу у виді окремої інтегральної схеми (ІС), що не задовольняє умовам сучасних компактних вбудованих системах. Апаратна реалізація КГГС на основі ПЛІС у складі вбудованої системи передбачає створення програмного модуля на мові Verilog, який дозволяє уникнути використання окремої ІС.



Рисунок 1 – Структурна схема цифрового генератора прямого синтезу з акумулятором фази

Проектований керований генератор сигналів представляє собою генератор сигналів прямого синтезу з фазовим акумулятором (рис.1) [1]. Як відомо даний тип генератора дозволяє синтезувати сигнали у широкому діапазоні частот з малим кроком перестройки та відносно невеликим рівнем фазових шумів [2]. Якщо на виході потрібний аналоговий сигнал, то до виходу ПЗП (рис.1) підключають цифро-аналоговий перетворювач (ЦАП) та після нього фільтр нижніх частот.

Результати роботи

Для формування синусоїдального сигналу в цифровому засобами використовується постійний запам'ятовуючий пристрій (ПЗП) із записаними у нього значеннями функції синуса. Таблиця одного періоду функції синуса включає в себе у нашому випадку 2048 (2^{11}) значень. Створений блок ПЗП у вигляді MATLABFunction1 в пакеті Simulink у залежності від вхідного цілого числа в діапазоні від 0 до 2047, на основі таблиці значень функції синуса, генерує на виході значення даної функції.

Частота вихідного сигналу даного генератора визначається наступним виразом [3]:

$$f_{out} = \frac{Phase \cdot clk}{2^b},$$

де, f_{out} – вихідна частота, Phase – код частоти, clk – частота тактування, b – розрядність фазового акумулятора.

Змінюючи слово фази (Phase) можна переміщуватися по значенням таблиці синусів змінюючи частоту з певним кроком. Значення синусоїдального сигналу можна зчитувати з пам'яті через одну або кілька комірок. Кількість комірок пам'яті буде визначати мінімальну частоту та крок перелаштування. З метою отримання частот нижче розрахованої необхідно збільшити розрядність суматора і «регістра, що накопляє», а на вхід ПЗП подавати старші розряди [2].

Розрядність фазового акумулятора більше діапазону таблиці синусів забезпечує запас роздільної здатності по частоті КГГС. Таким чином, фаза в «регістрі, що накопляє» може змінюватися з кроком, який прямує до нуля. При використанні великої розрядності адресної шини можливе дробове співвідношення періоду накопичення синуса та накопичення фази 360 градусів.

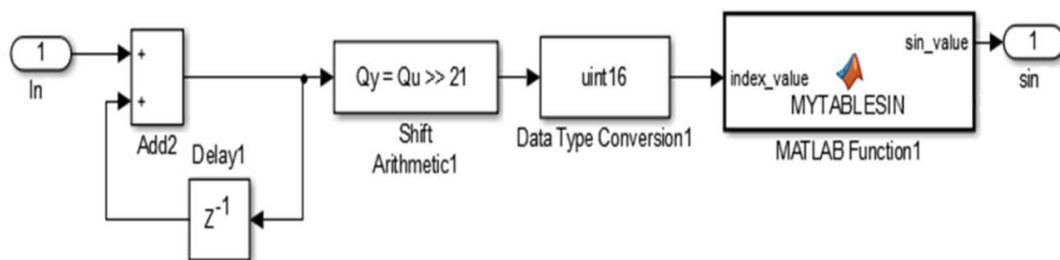


Рисунок 2 – Модель КГГС в Simulink

Згідно отриманих результатів імітаційного моделювання, КГГС реалізується апаратно КГГС на основі ПЛІС серії Spartan 6 з використанням системи проектування Xilinx ISE Design Suite 14.7. Ця платформа включає в транслятор с мови Verilog и симулятор (ISim) та ін.

Отримані експериментальні результати (рис.3) підтвердили практичну можливість використання.

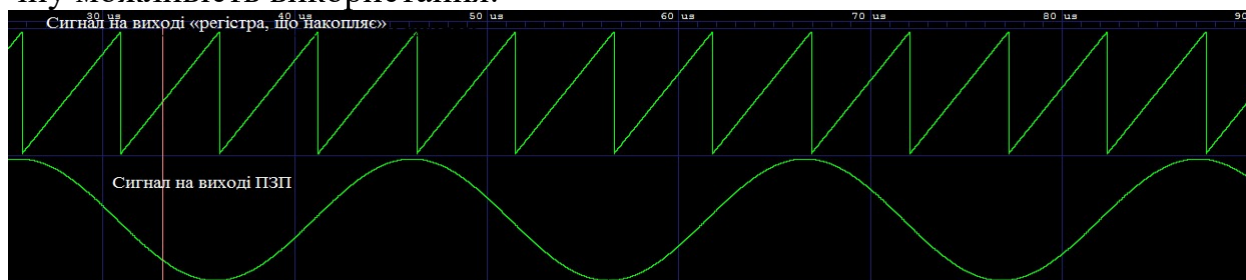


Рисунок 3 – Результат симуляції ISIM в GTKWave

Література

1. <http://digteh.ru/digital/FazAcc.php>.
2. <https://miscircuitos.com/sinus-wave-generation-with-verilog-using-vivado-for-a-fpga>.

Анотація

Дана робота присвячена створення повного циклу проектування КГГС на основі ПЛИС. Проектування проводилося в два етапи: імітаційне моделювання пристрою в Simulink та апаратна реалізація на ПЛИС генератора згідно результатів першого етапу з метою експериментального підтвердження розробленої моделі.

Ключові слова: прямий цифровий синтез, цифровий генератор сигналів, фазовий акумулятор.

Аннотация

Данная работа посвящена созданию полного цикла проектирования УГГС на базе ПЛИС. Проектирование проводилось в два этапа: имитационного моделирования устройства в Simulink и аппаратной реализации на ПЛИС генератора согласно результатов первого этапа для экспериментального подтверждения разработанной модели.

Ключевые слова: прямой цифровой синтез, цифровой генератор сигналов, фазовый акумулятор.

Abstract

This paper is devoted to the creation of a complete design cycle of a controlled sine-cosine generator based on FPGA. The design has been carried out in two stages: simulation of the device in Simulink and hardware implementation of oscillator on the FPGA according to the results of the simulation with the aim of experimental confirmation of the developed model.

Keywords: direct digital synthesis, digital signal generator, phase battery.