

ПРИМЕНЕНИЕ ФАЗОВОЙ АВТОПОДСТРОЙКИ ЧАСТОТЫ В СИНХРОННЫХ ДЕМОДУЛЯТОРАХ

Гулеша О.М., к. пед. н., доцент, mishap635@gmail.com;

Неличенко В.И., студент,

Пилипчук И.А., студент,

Калиновский И.С., студент,

Днепропетровский государственный технический университет, г. Каменское

Введение

Данная работы посвящена реализации синхронного демодулятора средствами цифровой обработки сигналов (ЦОС). Особенностью реализуемого демодулятора является применение системы фазовой автоподстройки частоты (ФАПЧ), которая обеспечивая высокую чувствительность детектора, позволяет обрабатывать сигналы с малой мощностью. Целью работы является реализация синхронного детектора на основе программируемой логической интегральной схемы (ПЛИС).

Постановка задачи

Для создания высокочувствительных демодуляторов радиосигналов сигналов широко применяют синхронное детектирование на основе ФАПЧ. При цифровой реализации таких демодуляторов большое внимание уделяется проектированию системы ФАПЧ, поскольку являясь системой с обратной связью (ОС), которая требует точного расчета с применением имитационного моделирования, что упрощает аппаратную реализацию на современных средствах разработки.

Результаты работы

ФАПЧ – система автоматического регулирования, подстраивающая частоту управляемого генератора так, чтобы она была равна частоте опорного сигнала [1]. Выходной сигнал управляемого генератора сравнивается на фазовом детекторе с опорным сигналом, результат сравнения используется для подстройки управляемого генератора [8]. ФАПЧ сравнивает фазы входного и опорного сигналов и выводит сигнал ошибки, соответствующий разности между этими фазами. Сигнал ошибки проходит через фильтр низких частот (ФНЧ) и используется в качестве управляющего для генератора, управляемого напряжением (ГУН). Если выходная частота отклоняется от опорной, то сигнал ошибки увеличивается, воздействуя на ГУН в сторону уменьшения ошибки. В общем виде любая система автоматического регулирования содержит измерительное устройство с вычитателем на входе и

объект регулирования, выход которого подключен к вычитателю. В вычитателе сравниваются управляющая величина и управляемая, являющаяся величиной ОС [2]. Тогда передаточная функция системы ФАПЧ:

$$K(p) = \frac{x_{\text{вых}}}{x_{\text{вх}}} = \frac{K_{\text{пр}}(p)}{K_{\text{обр}}(p)K_{\text{пр}}(p)},$$

где, $x_{\text{вых}}$ и $x_{\text{вх}}$ – выходная и входная величины, а $K_{\text{пр}}(p)$ и $K_{\text{обр}}(p)$ – передаточные функции цепей прямой передачи и отрицательной ОС, p – оператор Лапласа.

Для расчета системы ФАПЧ согласно (1) применим подход имитационного моделирования в Simulink в пакете MatLab 15. В качестве примера применения ФАПЧ, рассмотрим реализация цифрового синхронного амплитудного демодулятора. Для проведения моделирования составим обобщенная схему исследуемой системы, состоящей из блока PLL (рис.1) - ФАПЧ второго порядка и ГУН - Discrete-Time VCO. Согласно результатов проведенного моделирования (рис.2) можно утверждать, что разработанный вариант ПФ обеспечивает широкую полосу захвата при одновременно подавлении дрожания фазы при частоте информационного диагностического сигнала в диапазоне от 0 до 20 кГц на несущей частоте 3 МГц.

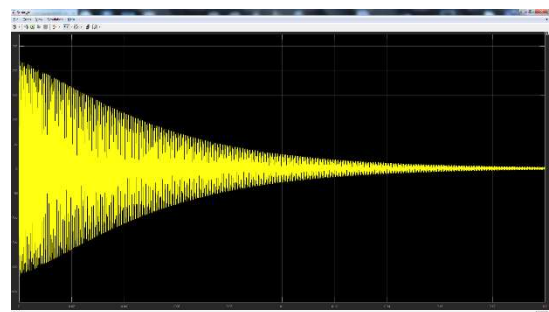
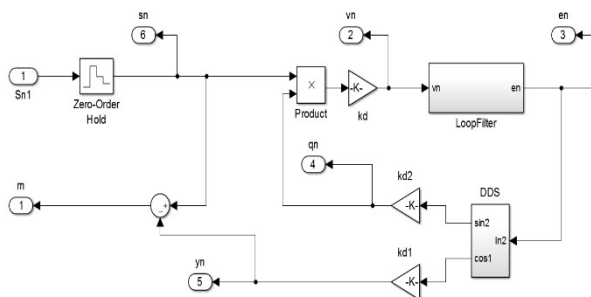


Рисунок 1 – Модель блоку PLL

Риунок.2 - Сигнал ошибки на выходе ПФ

.Процесс реализации АМ демодулятора на основе ПЛИС серии Spartan - 6 осуществлялся с применением системы проектирования Xilinx ISE Design Suite 14.7. Эта платформа включает в себя среду для симуляции, транслятор с языка Verilog и симулятор (ISIM).

Измерение коэффициента нелинейных искажений позволил получить количественный анализ работы демодулятор с точки зрения искажения первичного сообщения (рис.3). Сравнение экспериментальных результатов и результатов симуляции позволяет, сказать об их хорошем совпадении, и а также, о том что предложенный подход проектирования системы ФАПЧ является корректным и может применяться в инженерных задачах.

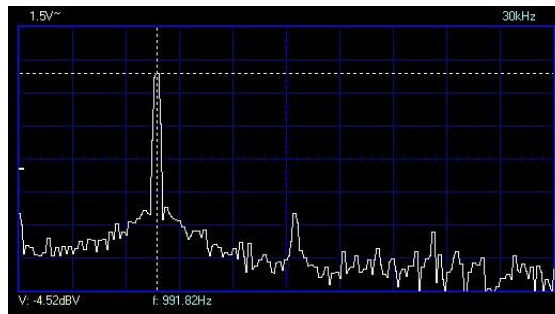


Рисунок 3 – Спектр сигналу на виході синхронного АМ демодулятора

Література

1. Успенко, В.Б. Исследование цифровой автоподстройки частоты / В.Б. Успенко, А.Н. Павлов, А.Л. Погудин // Электротехника, информационные технологии, системы управления -2015. - № 15. – С. 5-20.
2. Бормонтов, Е.Н. Анализ стабильности параметров выходных сигналов в системе ФАПЧ для ПЛИС / Е.Н. Бормонтов, В.И. Ключин, С.А. Быстрицкий // Вестник Воронежского государственного технического университета.— 2010.— Т. 6.— № 7.— С. 123–127.

Анотація

Дана робота присвячена реалізації синхронного детектору АМ сигналів на основі ФАПЧ із застосуванням ПЛИС. Для апаратної реалізації було проведено імітаційне моделювання петлевого фільтру, яке забезпечує широку смугу захоплення ФАПЧ при придушенні тремтінні фази. Отримані результати синтезованого демодулятора підтвердили результати імітаційного моделювання

Ключові слова: демодулятор; амплітудна модуляція; фазова автопідстройка частоти; петльовий фільтр, цифрова обробка сигналів.

Аннотация

Данная работа посвящена реализации синхронного детектора АМ сигналов на основе ФАПЧ с применением ПЛИС. Для аппаратной реализации было проведено имитационное моделирование петлевого фильтра, обеспечивающее широкую полосу захвата ФАПЧ при подавлении дрожания фазы. Полученные результаты синтезированного демодулятора подтвердили результаты имитационного моделирования.

Ключевые слова: демодулятор; амплитудная модуляция; фазовая автоподстройка частоты; петлевой фильтр, моделирование; цифровая обработка сигналов.

Abstract

This paper is devoted to the implementation of synchronous AM signal detectors based on a PLL using FPGAs. To carry out the hardware implementation, simulation of a loop filter was carried out providing a wide PLL capture band while suppressing phase jitter. The results of the synthesized demodulator have confirmed the results of simulation.

Key words: demodulator; amplitude modulation; phase locked loop; loop filter, simulation, digital signal processing.